

УДК 681.3

О.В. Грекова, А.В. ГрековПермский национальный исследовательский политехнический университет,
Пермь, Россия**ЭНЕРГОЭФФЕКТИВНЫЕ ВЫЧИСЛЕНИЯ И ОБЕСПЕЧЕНИЕ
ОТКАЗОУСТОЙЧИВОСТИ СИСТЕМ УПРАВЛЕНИЯ**

Сегодня все чаще подчеркивается необходимость минимизации воздействия вычислительных устройств на окружающую среду за счет снижения потребления энергии. Вместе с тем возникает потребность в рассмотрении способов снижения энергопотребления особо ответственных вычислительных систем с учетом обеспечения их отказоустойчивости. Снижение напряжения питания и тактовой частоты приведет к росту количества отказов, что недопустимо для систем, используемых в авиации, космонавтике, атомной энергетике, медицине. Предлагается восстановление логики программируемых логических интегральных схем FPGA для критических применений путём адаптации к отказам логических элементов. Принцип адаптации FPGA заключается в переходе на остаточные функциональные возможности с возможностью программно-аппаратного использования их в случае недостаточности аппаратных средств после массовых отказов. Также предложенный метод адаптации можно использовать при частичной функциональности системы для диагностирования FPGA.

Ключевые слова: Tempus, энергопотребление, отказоустойчивость, программируемые логические интегральные схемы, field-programmable gate array, функционально-полный толерантный элемент.

O.V. Grekova, A.V. Grekov

Perm National Research Polytechnic University, Perm, Russian Federation

**ENERGY-EFFICIENT COMPUTATION AND MANAGEMENT
SYSTEMS FAULT-TOLERANCE ENSURANCE**

Nowadays the minimization of computing machines impact on the environment by the means of energy consumption reduce is often emphasized. Along with that we have the necessity to find out some ways of power consumption reduce of particular important computing systems taking into account their fault-tolerance. Lowering of power supply voltage or operating frequency can lead to increase in the number of faults, which is unacceptable for systems used in aviation, space, nuclear energy and medicine. The concept of recovery of programmable FPGA integrated circuits used for special purposes is suggested. It is achieved by adaptation of circuits to faults of logical elements. The principle of FPGA adaptation lies in use of remaining functional capabilities which can be used in the case of insufficiency of hardware resources after mass faults. The proposed adaptation method can be also used for FPGA diagnostics during the periods of partial dysfunction.

Keywords: Tempus, energy consumption, fault-tolerance, programmable logical integrated circuits, field-programmable gate array, functionally complete tolerant element.

Tempus – одна из программ Европейского союза, направленная на содействие развитию систем высшего образования в странах-партнерах (не членах ЕС). Основная задача программы – расширение сотрудничества в области высшего образования между Европейским союзом и странами-партнерами в контексте реализации Лиссабонской стратегии и Болонского процесса. Программа является одной из самых продолжительных, ее первый этап начался в 1990 г. В России программа действует с 1994 г. Очередной этап программы – *Tempus IV* – начался в 2007 г.

В рамках *Tempus IV* реализуются 2 типа проектов: совместные проекты (Joint Projects) и структурные меры (Structural Measures). Главной целью большинства совместных проектов является развитие потенциала высших учебных заведений стран-партнеров. В основе проектов – многосторонние партнерства высших учебных заведений стран ЕС и стран-партнеров. Совместные проекты должны способствовать обмену знаниями и положительным опытом между университетами стран ЕС и стран-партнеров. Тематика проектов включает в себя разработку образовательных программ, совершенствование управления высшими учебными заведениями, создание тесной взаимосвязи высшего образования и общества [1]. Одним из совместных проектов является проект 530270-Tempus-1-2012-1-UK – Tempus-JPCR, «Green Computing & Communications», координируемый университетом Ньюкасла (Великобритания) [2].

В настоящее время увеличение энергопотребления устройствами вычислительной техники в значительной степени способствует увеличению выбросов парниковых газов [3]. В проекте «Green Computing» («зеленые вычисления» или «экологически ориентированная компьютерная техника») подчеркивается необходимость минимизации воздействия на окружающую среду IT-оборудования за счет снижения потребления энергии.

В течение многих лет проектирование электронных и вычислительных систем было направлено в первую очередь на повышение производительности. Сегодня все чаще потребляемая вычислительными устройствами мощность становится таким же важным критерием оптимизации, как, например, надежность и быстродействие. Согласно прогнозу [4] к 2025 г. энергопотребление IT-устройств вырастет практически в 3 раза и составит в одной только Японии 24 млн кВт в год (рис. 1).

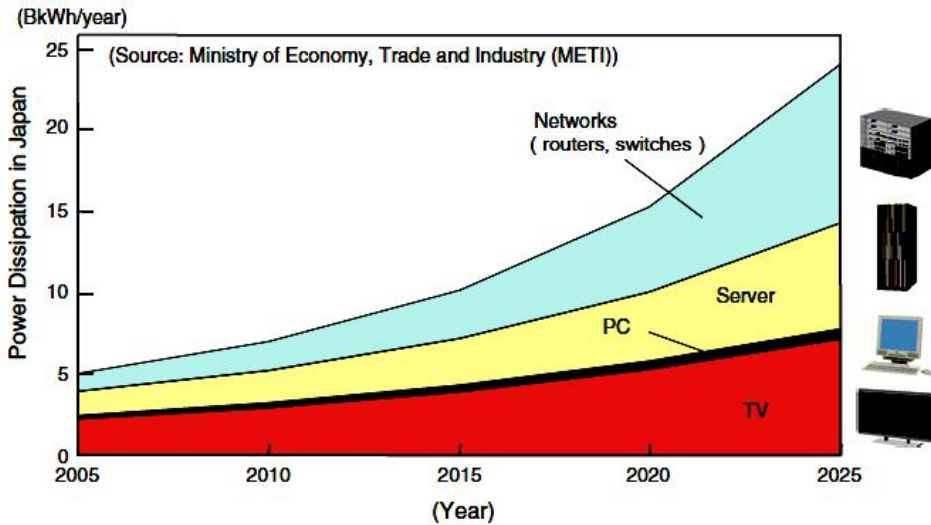


Рис. 1. Прогноз увеличения энергопотребления IT-оборудования

Потребление электрической энергии интегральной схемой описывается следующим выражением [4]:

$$\begin{aligned} \text{потребление ЭЭ (Вт}\cdot\text{ч)} = & (\text{активная мощность}) \times (\text{время работы}) + \\ & + (\text{энергопотребление в режиме ожидания}) \times (\text{время ожидания}) + \\ & + \Delta (\text{энергия перехода}), \end{aligned} \quad (1)$$

где Δ (энергия перехода) – энергия, необходимая для перехода из активного состояния в состояние ожидания.

Для снижения энергопотребления интегральных схем необходимо минимизировать каждую составляющую, сохранив при этом работоспособность. С этой целью ведутся разработки маломощных электронных приборов (Low-Power Electron Devices, Low-Power Spin Devices), маломощных статических, динамических и энергонезависимых ОЗУ (Low-Power SRAM, Low-Power DRAM, Low-Power NV-RAM). Также может применяться техника встроенного в чип стробирования мощности (On-Chip Power Gating Technique). Были предложены различные низковольтные технологии [5].

В программируемых логических интегральных схемах (ПЛИС) FPGA уменьшение энергопотребления возможно несколькими способами:

- накристальное терминирование;
- самосинхронная схемотехника;

- снижение напряжения питания;
- снижение тактовой частоты.

Накристалльное терминирование (On-Die Termination) – технология, при которой нагрузочный резистор (для согласования сопротивления) находится внутри полупроводникового чипа, а не на печатной плате.

Существуют следующие способы управления энергопотреблением строго самосинхронных микропроцессоров [6]:

- отключение неиспользуемых функциональных блоков для уменьшения статического тока утечки;
- снижение напряжения питания во время работы до минимально возможного уровня, достаточного для решения требуемых вычислительных задач с целью уменьшения динамической составляющей энергопотребления.

В строгосамосинхронных схемах переключение логических элементов, вызывающее динамическую составляющую энергопотребления, происходит только при обработке данных, при простое схема находится в статическом состоянии. В синхронных микропроцессорах для уменьшения динамической составляющей энергопотребления во время простоя необходимо использовать специальные технические решения, осуществляющие понижение или полное отключение тактовой частоты у некоторых блоков. Для перехода в режим пониженного энергопотребления и возврата из него синхронным процессорам требуется дополнительное время, в течение которого процессор простаивает. Это время может быть значительным, если необходимо перестраивать синтезатор частоты. В отличие от этого в самосинхронных процессорах переход в такой режим происходит автоматически. Потребление энергии происходит только в процессе обработки данных. В остальное время строгосамосинхронный микропроцессор находится в режиме ожидания, пока не произойдет запрос или прерывание. При этом не нужно дополнительного времени на включение неиспользуемых блоков. Эта особенность строгосамосинхронной схемотехники позволяет постоянно использовать режим пониженного энергопотребления без применения дополнительных аппаратных средств, за исключением случая управления напряжением питания.

Анализ динамического энергопотребления микросхем, построенных по КМОП-технологии, показывает, что удельное энергопотребле-

ние (Вт/МГц) пропорционально квадрату напряжения питания, то есть при уменьшении напряжения питания снижается не только производительность, но и удельное энергопотребление. Таким образом, с точки зрения энергосбережения наиболее выгодным является работа на предельно низкой частоте. В реальном устройстве это невозможно, так как выполнение вычислительных задач необходимо проводить за ограниченное время.

Снижение напряжения питания и тактовой частоты неизбежно приведет к росту количества отказов ПЛИС, что недопустимо для вычислительных систем критического применения, используемых в авиации, космонавтике, атомной энергетике, медицине.

Для парирования отказов логических элементов ПЛИС FPGA особо ответственных вычислительных систем в [7, 8] рассмотрена система со скользящим резервированием и восстановлением логики. В качестве элементов системы со скользящим резервированием и восстановлением логики (СССРВ) предложены функционально-полные толерантные (ФПТ) элементы, сохраняющие функциональную полноту при заданной модели отказов [9, 10]. Функционально-полный толерантный элемент для модели константных однократных отказов входов реализует функцию

$$\overline{x_1} \overline{x_2} \vee \overline{x_3} \overline{x_4} \quad (2)$$

или, что-то же самое, функцию

$$\overline{(x_1 \vee x_2)(x_3 \vee x_4)}. \quad (3)$$

Все модификации $f_{4383} = \overline{x_1} \overline{x_2} \vee \overline{x_3} \overline{x_4}$ для однократных константных отказов входов: $\overline{x_2} \vee \overline{x_3} \overline{x_4}$, $\overline{x_1} \vee \overline{x_3} \overline{x_4}$, $\overline{x_1} \overline{x_2} \vee \overline{x_4}$, $\overline{x_1} \overline{x_2} \vee \overline{x_3}$ представляют собой функции трех аргументов f_{31} , f_{87} , обладающие функциональной полнотой и функцию f_1 двух аргументов – известный базис Вебба (стрелка Пирса \downarrow) $\overline{x_3} \overline{x_4}$, $\overline{x_1} \overline{x_2}$. Базис сохраняется и при замыкании соседних входов, например, второго входа с третьим: $\overline{x_1} \overline{x_2} \vee \overline{x_2} \overline{x_4} = \overline{x_2} (\overline{x_1} \vee \overline{x_4})$.

Восстановление отказавших основных (резервных) элементов эквивалентно их увеличению при допущении, что они восстанавливаются по мере наступления отказов. Но для восстановления одного элемента надо несколько отказавших.

Так, если остаются базисы Вебба (стрелка Пирса↓), $\overline{x_1 \overline{x_2}}$, $\overline{x_3 \overline{x_4}}$, то для получения базиса $\overline{x_1 \overline{x_2}} \vee \overline{x_3 \overline{x_4}}$ необходимо:

$$\overline{\overline{\overline{x_1 \overline{x_2}} \vee \overline{x_3 \overline{x_4}}}} \quad (4)$$

четыре элемента с таким базисом – два для реализации двух конъюнкций $\overline{x_1 \overline{x_2}}$, $\overline{x_3 \overline{x_4}}$, один для двухместной операции ИЛИ-НЕ и один инвертор.

Если имеется один элемент с одним из базисов $\overline{x_2 \vee x_3 \overline{x_4}}$, $\overline{x_1 \vee x_3 \overline{x_4}}$, $\overline{x_1 \overline{x_2} \vee x_4}$, $\overline{x_1 \overline{x_2} \vee x_3}$, необходима декомпозиция, например, вида

$$\overline{\overline{\overline{x_1 \overline{x_2} \vee x_3 \overline{x_4}}}} \quad (5)$$

а это два элемента с базисом $\overline{x_1 \overline{x_2}}$, $\overline{x_3 \overline{x_4}}$ и один элемент $\overline{x_1 \vee x_3 \overline{x_4}}$ – всего три.

Легко видеть, что даже в случае наличия максимальных базисов $\overline{x_2 \vee x_3 \overline{x_4}}$, $\overline{x_1 \vee x_3 \overline{x_4}}$, $\overline{x_1 \overline{x_2} \vee x_4}$, $\overline{x_1 \overline{x_2} \vee x_3}$ для восстановления необходимо минимум три элемента.

Восстановление отказавших элементов для ФПТ-базиса $\overline{x_1 \overline{x_2} \vee x_3 \overline{x_4}}$ эквивалентно дополнительным минимум $\left\lceil \frac{m}{4} \right\rceil$ элементов,

максимум $\left\lceil \frac{m}{3} \right\rceil$, где $\lceil \cdot \rceil$ (INT) – ближайшее меньшее натуральное число.

Естественно, в общем случае для различных абстрактных базисов будет иметь место, например, выражение

$$\left\lceil \frac{m}{r} \right\rceil,$$

где r – максимальное требуемое количество отказавших элементов для восстановления исходной функции.

Восстановление логики позволяет повысить коэффициент готовности ПЛИС на 15–20 % от максимально возможного выигрыша [7, 11]. Возможные варианты восстановления логики ПЛИС FPGA представлены на рис. 2.

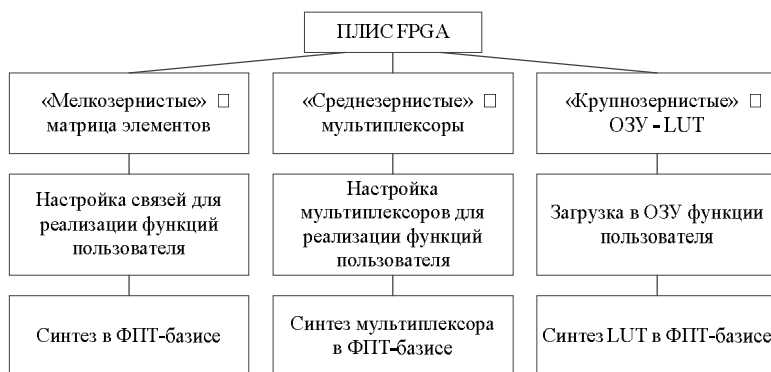


Рис. 2. Варианты реализации конфигурируемых логических блоков на ФПТ-элементах по типам ПЛИС

Таким образом, при снижении энергопотребления вычислительных систем, построенных на ПЛИС FPGA, необходимо учитывать возможный рост количества отказов логических элементов, а функционально-полные толерантные элементы способны в ряде случаев парировать эти отказы.

Библиографический список

1. Национальный офис Tempus в Российской Федерации [Электронный ресурс]. – URL: <http://www.tempus-russia.ru/about.htm> (дата обращения: 12.01.2013).
2. Исполнительное агентство по образованию, аудиовизуальным средствам и культуре (EACEA) [Электронный ресурс]. – URL: <http://eacea.ec.europa.eu/tempus>.
3. Green In Software Engineering, Green By Software Engineering. [Электронный ресурс]. – URL: <http://trese.ewi.utwente.nl/workshops/GIBSE>
4. Kawahara T. and Mizuno H. (eds.). Green Computing with Emerging Memory. Springer Science+Business Media. – New York, 2013. – 213 p.
5. Ahmad I., Ranka S. Handbook of Energy-Aware and Green Computing. Chapman & Hall/CRC Computer & Information Science Series. – Boca Raton, 2012. – 1256 p.
6. Методы снижения энергопотребления в строго самосинхронных микропроцессорных схемах / А. Бумагин, А. Гондарь, М. Куляс [и др.] // Компоненты и технологии. – 2009. – № 9. – С. 98–103.
7. Тюрин С.Ф., Греков А.В. Скользящее резервирование с восстановлением на основе элементов с избыточным базисом // Научно-технические ведомости Санкт-Петербург. гос. политехн. ун-та. Информатика. Телекоммуникации. Управление. – 2012. – № 5(157). – С. 38–44.

8. Тюрин С.Ф., Греков А.В., Набатов А.В. Парирование отказов комбинационных схем в функционально-полном толерантном базисе // В мире научных открытий. – 2012. – № 8. – С. 38–64.

9. Тюрин С.Ф. Проблема сохранения функциональной полноты булевых функций при «отказах» аргументов // Автоматика и телемеханика. – 1999. – № 9. – С. 176–186.

10. Функционально-полный толерантный элемент: пат. № 2449469 Рос. Федерация / С.Ф. Тюрин, О.А. Громов, А.В. Греков; опубл. 27.04.2012. Бюл. № 12.

11. Греков А.В., Коржев В.С., Грекова О.В. Оценка эффективности отказоустойчивой ПЛИС на основе функционально-полных толерантных элементов // Вестник ПНИПУ. Электротехника, информационные технологии, системы управления. – 2012. – № 6. – С. 70–77.

Сведения об авторах

Грекова Олеся Витальевна (Пермь, Россия) – магистрант кафедры автоматки и телемеханики Пермского национального исследовательского политехнического университета (614990, Пермь, Комсомольский пр., 29, e-mail: grekolesyavit@mail.ru).

Греков Артем Владимирович (Пермь, Россия) – старший преподаватель кафедры программного обеспечения вычислительной техники и автоматизированных систем Пермского военного института внутренних войск МВД России (614108, г. Пермь, ул. Гремячий Лог, д. 1, e-mail: grekartemvl@mail.ru).

About the authors

Greкова Olesya Vitalievna (Perm, Russian Federation) is a Master's Degree Student of the Department of Automation and Telemechanics, Perm National Research Polytechnic University (614990, 29, Komsomolsky prospect, Perm, e-mail: grekolesyavit@mail.ru).

Grekov Artyom Vladimirovich (Perm, Russian Federation) is a Senior Lecturer at Computer Software and Automated Systems Department, Perm Military Institute of Internal Troops under Domestic Affairs Ministry, (614108, 1, Gremyachy Log, Perm, e-mail: grekartemvl@mail.ru).

Получено 06.09.2013